Wintersemester 2012/13
Prof. Dr. S. Hougardy
Dr. U. Brenner

Forschungsinstitut für Diskrete Mathematik
Universität Bonn

Einführung in die Diskrete Mathematik
8. Übung

1. Betrachten Sie die folgende Variante des Bellman-Ford-Algorithmus: Nummeriere die Knoten des gegebenen Graphen G in einer beliebigen Reihenfolge, es sei also $V(G) = \{v_1, \dots, v_n\}$. Betrachte nun in jeder Iteration die Kanten in folgender Reihenfolge: Durchlaufe die Knoten von v_1 nach v_n und betrachte für jeden dabei besuchten Knoten v_i alle Kanten $(v_i, v_j) \in E(G)$ mit $i < j$, um $l(v_j)$ neu zu setzen. Durchlaufe anschließend alle Knoten von v_n nach v_1 und betrachte für jeden dabei besuchten Knoten v_i alle Kanten $(v_i, v_j) \in E(G)$ mit $j < i$, um $l(v_j)$ neu zu setzen. Zeigen Sie, daß, wenn man in jeder Iteration alle Kanten in dieser Reihenfolge betrachtet, $\lceil \frac{n}{2} \rceil$ Iterationen ausreichend sind. (4 Punkte)

2. Sei G ein kreisfreier gerichteter Graph mit n Knoten. Entfernt man aus G nacheinander alle Kanten (v, w), für die es einen v-w-Weg gibt, der aus mehr als einer Kante besteht, so nennt man das Ergebnis die transitive Reduktion von G. Wie kann man in Zeit $O(n^3)$ die transitive Reduktion eines kreisfreien Graphen berechnen? (4 Punkte)
Hinweis: Modifizieren Sie den Floyd-Warshall-Algorithmus.

3. Betrachten Sie die beiden folgenden Probleme: In beiden Problemen seien eine natürliche Zahl k und ein einfacher gerichteter Graph mit zwei verschiedenen Knoten s und t gegeben. In dem einen Problem sollen nun k kantendisjunkte s-t-Wege bestimmt werden, in dem anderen k knotendisjunkte s-t-Wege (oder es solle jeweils entschieden werden, daß es keine solchen gibt). Zeigen Sie, daß ein polynomieller Algorithmus für das eine Problem jeweils auch einen polynomiellen Algorithmus für das andere Problem liefert. (4 Punkte)

4. Die Zeitsteuerungsbedingungen („timing constraints“) eines Logikchips lassen sich durch einen gerichteten Graphen G mit Kantengewichten $c : E(G) \to \mathbb{R}_+$ darstellen. Dabei entsprechen die Knoten den Speicherelementen und die Kanten gewissen durch die kombinatorische Logik definierten Wegen, während die Gewichte (Schätzungen der) Signallaufzeiten entsprechen. Eine wichtige Aufgabe des Chip-Designs ist es, einen optimalen Takt-Zeitplan zu finden, d.h. eine möglichst kleine Zahl T und eine Abbildung $a : V(G) \to \mathbb{R}$ mit der Eigenschaft, daß $a(v) + c((v, w)) \leq a(w) + T$ für alle $(v, w) \in E(G)$. Hierbei ist T die Zykluszeit des Chips, und $a(v)$ bzw. $a(v) + T$ sind die Startzeit bzw. die späteste zulässige Ankunftszeit des Signals in v.

   a) Reduzieren Sie das Problem, das optimale T zu finden, auf das Minimum-Mean-Cycle-Problem.

   b) Zeigen Sie, wie man die Zahlen $a(v)$ einer optimalen Lösung effizient bestimmen kann.

   c) Typischerweise sind einige der Zahlen $a(v)$ vorab festgelegt. Man zeige, wie man in diesem Fall das Problem lösen kann. (4 Punkte)

Abgabe: Donnerstag, den 6.12.2012, vor der Vorlesung.